可调频的超声波信号接收系统的设计与实现

李海龙[1,2]，翟光杰[1]，蒋远大[1]

（1.中国科学院国家空间科学中心 北京 100190；2.中国科学院大学 北京 100049）

摘 要：为了实现对不同频率超声波信号的高速采集，提出了一种基于可编程滤波器、USB2.0 和 C#的接收频率可调的超声波信号接收与采集系统设计方案，并完成了系统的软硬件设计。该系统的硬件部分主要用来数字量化模拟信号并将其上传至上位机，软件部分采用 C 语言和 C#编程，以实现数据的正常采集与上传保存。实际应用表明，该系统具有操作简便、测试准确、使用灵活的特点，达到了设计要求。

关键词：超声波接收；可编程滤波；C#；USB2.0

中图分类号：TN722　　**文献标识码：**A

Design and implementation of adjustable frequency ultrasonic signal receiving system

LI Hai-long[1,2], ZHAI Guang-jie[1], JIANG Yuan-da[1]

(1. National Space and Science Center, Chinese Academy of Sciences, Beijing 100190, China;

2. University of Chinese Academy of Sciences, Beijing 100049, China)

Abstract: In order to satisfy the high speed acquisition of ultrasonic signals of different frequencies, the design of the receiving and acquiring system of ultrasonic signal with adjustable frequency based on programmable filter, USB2.0 and C# designed in this paper. The hardware system is used to digitalize analog signal and upload it to the host computer. The software system adopts the C and C# as development environment. The experiment and application show that this system has good performance, and achieve the design requirement.

Key words: Ultrasonic receiving; Programmable filter; C#; USB2.0

超声波是指频率高于 20 kHz 的声波，有较好的指向性，穿透能力强，并且具有反射、折射等特征。根据其特性，不同频率的超声波可在不同的领域中应用，因此其在生产、科研和生活等方面有着非常广泛的应用[1]。

但是，在信号接收的过程中，超声波声头接收的声信号在转化为电信号后幅值非常小，一般只能达到毫伏级，这样就非常容易受到其他信号的干扰[2]。因此，为了确保接收信号的准确性，需要有较大的信噪比。由于放大电路不只是放大有用信号，同时也会将噪声放大，因此，超声波接收电路应该具有相应的滤波功能。对于多数超声波接收电路中的滤波部分而言，其滤波器的类型和滤波方式大都是固定不变的，这就限制了接收电路使用的灵活性和广泛性。所以，本设计中的可编程滤波部分能够较好的解决接收电路滤波方式的灵活性和使用的广泛性问题。

经过放大滤波及模数转换后采集到的数据，需要通过相应的通讯方式上传到上位机。由于串行通讯方式具有使用线路少、成本低，特别是在远程传输时，避免了多条线路特性的不一致而被广泛采用。常见的串行通讯传输方式有 RS232、RS422、RS485 以及 USB 等。其中，USB(Universal Serial Bus), 即通用串行总线，是一种外部总线协议标准。基于 USB 接口的数据采集卡具有热插拔、传输速率高、可靠性强、通用性好、易扩展和性价比高等优点。因此，本系统采用 USB2.0 接口来实现数据的上传[3]。

上位机与 USB 设备的连接，数据的上传与保存等功能的实现需要通过上位机软件来实现。C#是微软公司发布的一种面向对象的、运行于.NET Framework 之上的高级程序设计语言，集成了大量的实用库，使得程序的开发大大简化，在数据采集领域获得了广泛的应用。因此，本系统上位机软件利用 C#语言编程完成。

本文中主要针对频率在 150kHz 以下的接收频率可调的超声波信号接收电路以及基于 USB2.0 和 C#的数据采集系统进行设计。

1　系统总体结构

本系统由硬件电路和软件设计两部分构成，系统总体结构如图 1 所示。硬件电路有同相放大电路、可编程滤波电路、ADC 电路、FPGA 电路、单片机主控制器和 USB2.0 控制器。其中 USB2.0 控制器芯片采用 Cypress 公司的 EZ-USB FX2 芯片，FPGA 芯片选用 Altera 公司 Cyclone 系列的 EP1C6Q240C8，ADC 器件采用 AD 公司的 ADS822E。软件设计主要包括上位机程序设计，USB2.0 固件程序编程，单片机主控器编程，FIFO 编程，可编程滤波器编程。

图 1 中，放大电路将超声波探头接收到的微弱信号进行放大；可编程滤波电路通过编程来实现不同的滤波器对不同的频率进行滤波；ADC 电路将放大滤波后的模拟信号进行数字量化；FIFO 用来对 ADC 数字量化后的数据进行缓存，以避免因为采样数据率与 USB 接口传输数据率不匹配而发生数据丢失；单片机主控器负责对 FIFO、ADC、USB 进行控制以使得下位机采集到的数据能够及时准确的上传给上位机；USB2.0 控制器负责下位机系统与上位机之间的通信。

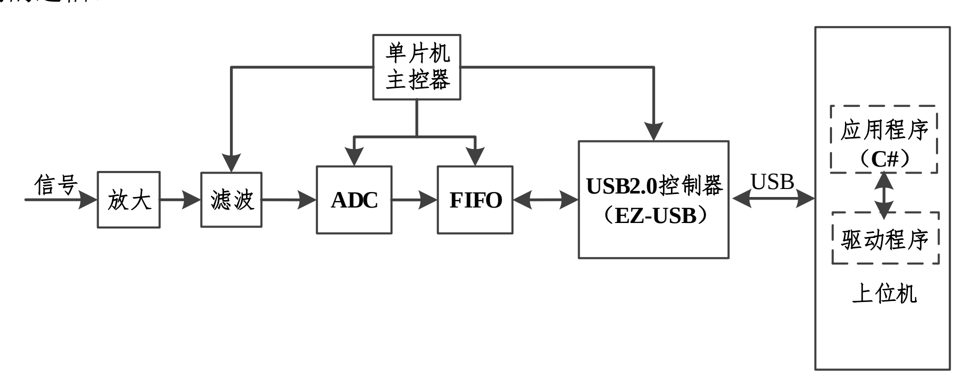


图 1　系统总体结构图

2　系统硬件设计

2.1 同相放大电路

由两个反相放大电路级联来实现对信号的同相放大，用来作为超声波接收电路中的放大部分。由于接收到的信号幅度为毫伏级，因此需要有较大的放大倍数以确保信号不被噪声掩盖，所以需要运算放大器有较高的增益带宽积来满足频率与放大倍数的要求[4]，在本设计中，运算放大器采用的是增益带宽积达 110MHz 的运放 AD8051，能够满足实际需求。为了比较灵活的满足现实需求，本电路采用两级放大，并且放大倍数可调的方案。放大范围为：47~940。在放大电路中，图 2 所示，R1 取值为 10 kΩ，R2 取值为 470 kΩ；在第二级放大电路中，R4 的取值为 10kΩ，可调电阻 R5 的取值为 10 kΩ~200kΩ。

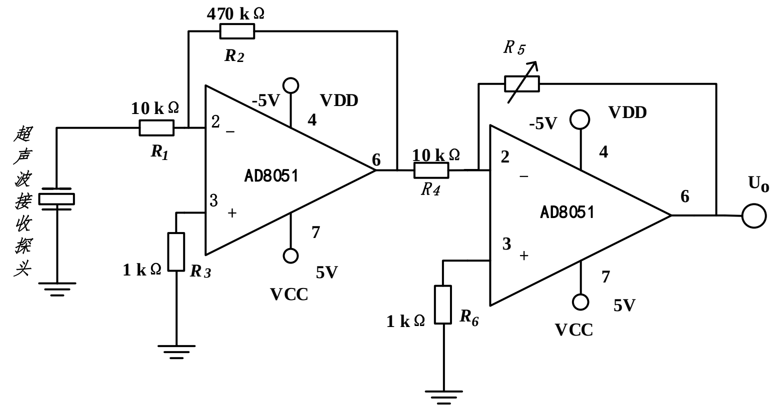


图 2　同相放大电路图

第一级反相放大增益：

$$A_{f_1} = -\frac{R_2}{R_1} = -\frac{470k\Omega}{10k\Omega} = -47 \quad (1)$$

第二级反相放大增益：

$$A_{f_2} = -\frac{R_5}{R_4} = -\frac{10k\Omega \sim 200k\Omega}{10k\Omega} = -1 \sim -20 \quad (2)$$

所以放大电路增益为：

$$A_f = A_{f_1} \times A_{f_2} = 47 \sim 940 \quad (3)$$

2. 2 可编程滤波

常见的滤波电路中，无论是有源滤波电路还是无源滤波电路都需要比较繁琐的去调试，并且每个电路只能实现一种滤波器来对固定频率的信号进行滤波，无法实现多种模式的滤波。

而由美国 Maxim 公司推出的 MAX262 双二阶通用开关电容有源滤波器，使用微控制器控制其精确的滤波器函数，不需要外围元件就可以构成多种带通，低通，高通，带阻，全通滤波器，滤波器工作模式都可以通过程序来设置，中心频率可以在 1Hz 到 140kHz 范围内调节[5]，能满足常见频率的超声波的需求。因此，本设计中采用该芯片来实现不同的滤波器，使得本系统能够通过配置多种滤波器实现对不同信号的多种方式的滤波以满足不同情况下的超声波信号数据采集的需求。Maxim 公司为 MAX262 系列滤波器提供了设计软件 MAX260V1，使得设计过程大为简化。

2.3 ADC 采样电路设计

模数转换的一个重要性能指标是数据转换的准确性。高采样频率，高分辨率的模数转换器能够使得转换数据更准确。ADS822E 是 AD 公司推出的一款 10 位采样模数转换器（ADC），转换速率最高可达 40 MSPS，能够满足本系统中信号频率的要求。该芯片集成了模数转换所需的全部功能，包括采样保持（T/H）与基准电压源。ADS822E 要求采用 5 V 电源供电，参考电压可设置为内部和外部两种模式。数字输出兼容 TTL 与 CMOS。通过其输出使能端口 OE 来控制芯片的数据输出[6]。本系统中设定的输入模拟电压范围为±1V。

FPGA 中的 PLL 提供本系统所需要时钟信号以确保时钟的稳定性，包括 ADS822E 的采样时钟，滤波电路的时钟以及 FIFO 的时钟。模拟信号经过 ADS822E 采样转化为数字信号后送入 FPGA 内的 FIFO 做缓存，以避免采样数据率和 USB 接口传输数据率不匹配而发生数据丢失。本设计中 FIFO 的深度为 1024，由于 ADC 输出的数据为 10 位二进制，所以数据总线宽度为 16 位[7]。

2.4 USB 接口电路设计

EZ-USB FX2 提供了强大的接口设计模式包括通用 I/0 模式，slaveFIFO 模式和 GPIF 模式。其中，通过 slaveFIFO 模式和 GPIF 模式可以实现数据的高速传输。本系统中采用 slaveFIFO 模式，在该模式下，可以实现在没有片内 CPU 干预的情况下，USB 数据就可以跟外部逻辑之间进行通信, 提高了传输效率。

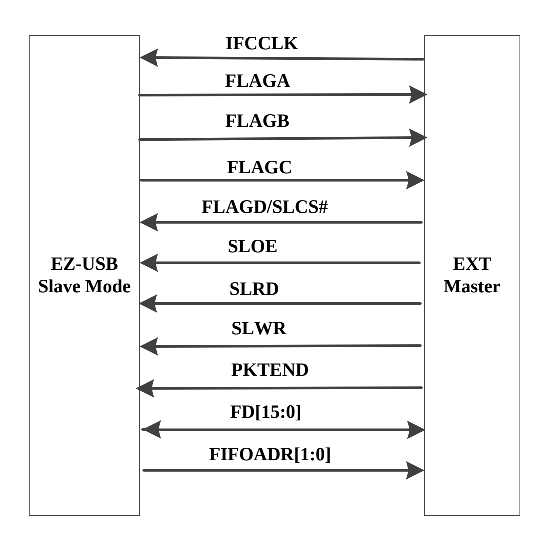


图 3　EZ-USB FX2 与外部逻辑控制器的接口电路图

在 slaveFIFO 模式下，EZ-USB FX2 与外部逻辑控制器的接口电路如图 3 所示。其中 IFCLK 为接口时钟，采用 FPGA 通过 PLL 分频生成 40 MHz 时钟。FLAGA-FLAGD 为 FIFO 标志管脚，用于显示内部 FIFO 的空、满，低电平有效；SLOE 在同步模式下，用于使能数据总线 FD 的输出，默认低电平有效，当 SLOE 信号有效时，才能将 FIFO 指针指向的数据读出；SLRD 和 SLWR 分别作为 FIFO 的同步读、写信号，默认低电平有效，当 SLRD 或 SLWR 信号有效时，才能在 IFCLK 的上升沿读写 FIFO；FD [15:0]为 16 位双向数据总线，负责上下位机之间数据的传输；FIFOADR[1:0]用于选择所使用的片内 FIFO，其中“00”表示选择 EP2，“10”表示选择 EP6[8]。

3　系统软件设计

系统软件设计主要包括单片机主控器程序，可编程滤波器控制程序，USB 程序、FPGA 中 FIFO 程序以及 C#应用程序 5 个部分。如图 4 所示。

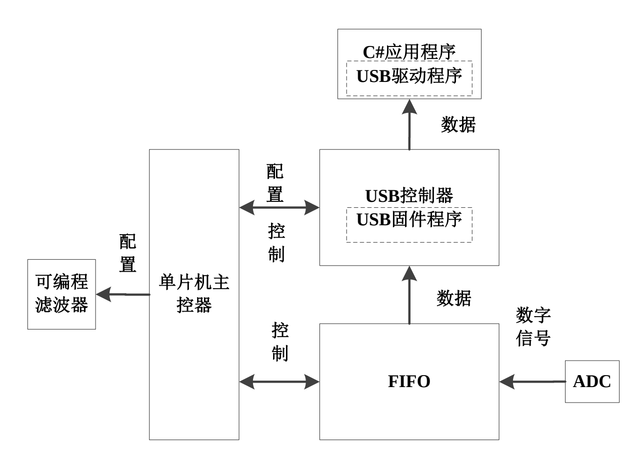


图4　系统软件结构图

3.1 USB 程序设计

USB 固件程序开发主要包括如下几个部分，首先定义 USB 设备的描述符。然后设定 EZ-USB FX2 的工作模式为 slaveFIFO 模式，FIFO 工作时钟 IFCLK 由 FPGA 中的 PLL 分频产生；设置 EP2 为 OUT 端点，上位机指令通过 OUT 端点下传指令，设置 EP6 为 IN 端点，下位机采集的数据通过 IN 端点上传到上位机，端点数据总线宽度为 16 位，数据缓冲区大小为 2048 字节[9][10]。经过上述配置后，USB 就可以接收外部逻辑的数据，当外部逻辑向 USB 写入数据时，USB 芯片会自动上传数据，整个过程没有 CPU 干预，所以传输速率较高。

USB 设备的驱动程序是开发 USB 外设的一个关键，它处于上位机应用程序和 USB 固件程序之间。主要作用是使上位机的操作系统能够识别 USB 设备，是上位机和下位机 USB 设备之间的桥梁[11]。本系统的驱动程序使用 Cypress Suite USB 开发包中的 CYUSB.inf 和 CYUSB.sys[12]。

3.2 单片机主控器程序设计

单片机作为系统的主控制器，用来产生 EZ-USB FX2、FIFO、可编程滤波器以及 ADC 的控制信号。单片机通过监测 EZ-USB FX2 内部 FIFO 的空满标志，产生相应的读写信号来操作其片内 FIFO。通过检测 FPGA 中的 FIFO 的空满标志来决定 ADC 的输出使能引脚 OE 是否有效，从而实现数据的采集与传输。

3.3 基于 C#的应用程序设计

上位机软件主要功能包括上位机与 USB 设备的连接，开始与结束数据的采集，数据的保存以及 USB 芯片 FIFO 的复位。

本系统上位机软件在 Visual Studio 2010 .NET 环境下采用 C#语言编程完成。.NET 集成了大量实用的类库，本系统上位机部分主要使用 CyUSB.dll 中的库函数和 Thread 类进行 USB 通信与多线程编程[13]。

上位机程序的工作流程如图 5。

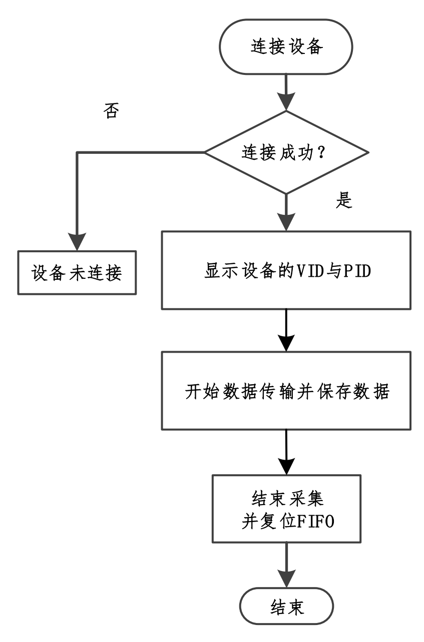


图 5　上位机程序的工作流程图

程序工作的主要流程：

用户点击“连接 USB 设备”按钮，如果连接成功，会显示“连接成功”字样，并且会显示设备的 VID 和 PID 号码。如果连接失败，则显示“连接失败”。当连接成功后，点击“开始采集”，则上位机通过向下位机发送指令使其开始工作，从而将下位机采集到的数据上传给上位机并同时将数据保存在上位机指定的目录下。当数据采集完成后，点击“结束采集”按钮，会显示“采集结束”，完成采集，并复位 USB 芯片的 FIFO[14][15]。

4　系统测试

系统的硬件电路和软件程序开发完成后，通过软硬件联合测试以验证系统传输系能。测试步骤如下：首先配置好 EZ-USB FX2 的驱动程序，然后用 Cypress USB Console 软件完成固件程序下载。如图 6 所示，上位机检测到的 USB 设备的 VID 为 0x04B4，PID 为 0x1004，说明 USB 设备已成功连接到上位机。USB 设备和上位机 PC 正确连接后即可进行数据采集。

然后单击“开始采集”按钮，下位机采集的数据会保存在指定目录的文件中。采集的数据为十六进制数表示的 0000~00FF，在模拟输入端分别输入频率为 40kHz 和 100kHz 的正弦波信号，经验证，文件中保存的实际数据与理论数据完全一致，证明了系统数据传输的可靠性。



图 6 上位机界面

5 结束语

本系统软件、硬件均已调试通过，并已应用于实际项目中，运行良好。系统中信号放大和可编程滤波实现了对不同频率的微弱超声波信号的精确采集，并借助 Cypress 公司提供的 USB 开发包使得 USB2.0 的开发难度大大降低，同时借助于 Visual Studio 2010 .NET 环境中集成的大量的实用类库，实现了上位机程序的快速开发，缩短了研制的周期。本系统硬件成本低，结构功能灵活便于扩展，具有较强的实用和推广价值。

参考文献：

[1]杨兆飞. 数字超声系统接收电路改进[J]. 山西电子技术，2013(2):3-5.

[2]孙凌逸，高钦和，蔡伟, 等. 低压电源驱动的超声波发射接收电路设计[J]. 仪表技术与传感器，2010(10):77-79.

[3]扈啸，张玘，张连超. USB2.0 控制器 CY7C68013 特点与应用[J]. 单片机与嵌入式系统应用，2002(10):48-50.

[4]沈立军. 超声相控阵收发电路设计与关键技术研究[D]. 南京航空航天大学，2014.

[5]蒋瑜，陈循，杨雪, 等. 基于 MAX262 的程控滤波器的实现[J]. 兵工自动化，2001, 20(2):36-39.

[6]齐红涛，苏涛. 基于 FPGA 的高速 AD 采样设计[J]. 航空兵器，2010(1):35-39.

[7]雷海卫，刘俊. FPGA 中软 FIFO 设计和实现[J]. 微计算机信息，2008, 24(2).

[8]乔立岩，吴江伟，徐红伟. 数据采集卡 USB2.0 接口设计[J]. 电子测量技术，2010, 33(1):57-60.

[9]蒋金涛，杨鸣. USB2.0 控制器 EZ-USB-FX2 的性能特点及其数据传输实现[J]. 计算机工程与应用，2005, 41(11):94-96.

[10]苟新运，张禹，季仲梅. USB2.0 接口芯片 CY7C68013 的固件程序开发[J]. 微计算机信息，2005，21(4):182-183.

[11]高贝. 基于 USB2.0 的数据传输系统设计[D]. 西安电子科技大学，2011.

[12]王兵兵. 基于 EZ-USB FX2 和 FPGA 的数据传输系统研究[D]. 西安电子科技大学，2010.

[13]Karli Watson Marco Bellinaso，康博. C#入门经典[M]. 清华大学出版社，2002.

[14]何伟，陈永强. C#的文件处理研究与实例分析[J]. 电脑知识与技术：学术交流，2009, 5(21):6046-6047.

[15]郑杰. USB 3.0 编程宝典[M]. 电子工业出版社，2013.

第一作者简介：
李海龙（1992—），男，山东省济宁市人，硕士，研究生，研究方向：计算机技术。